

PAT-NO: JP406083492A
DOCUMENT-IDENTIFIER: JP 06083492 A

TITLE: BACKUP POWER SOURCE MONITORING CIRCUIT

PUBL-DATE: March 25, 1994

INVENTOR-INFORMATION:

NAME

KAJIWARA, AKIHIRO

KITAGUCHI, MASAO

YANAGIHARA, TAKAHIRO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJITSU LTD

N/A

FUJITSU EE C S KK

N/A

APPL-NO: JP04230651

APPL-DATE: August 31, 1992

INT-CL (IPC): G06F001/28, G06F001/26

ABSTRACT:

PURPOSE: To provide the backup power source monitoring circuit which accurately judges whether a backup power source is normal or abnormal when a power ON/OFF switch is turned OFF and then ON.

CONSTITUTION: A power source ON/OFF switch 1, a diode D1, and the backup power source 3 are connected in series between a main power source and the ground, and a power-ON resetting means 4 which outputs a power-ON time reset signal to a holding circuit 5 and the holding circuit 5 which holds a set signal at level H until the reset signal is inputted when the set signal is inputted and also holds the set signal at level L until the set signal is inputted when the reset signal is inputted are connected between one terminal of the backup power source 3 and the ground. Then a monitor means 6 which monitors the output of the holding circuit 5 to monitor whether or not the backup power source 3 is normal or abnormal and sends the set signal to the holding circuit 5 if the output of the holding circuit 5 is at the level L when the power ON/OFF switch 1 is turned OFF and then ON is provided between the power ON/OFF switch 1 and the ground.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-83492

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl.⁵

識別記号

庁内整理番号

FI

技術表示箇所

G 0 6 F 1/28

1/26

7165-5B

7165-5B

G 0 6 F 1/ 00

3 3 3 C

3 3 5 A

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平4-230651

(22)出願日 平成4年(1992)8月31日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(71)出願人 591071089

富士通エーシーエス株式会社

東京都立川市曙町1丁目21番1号

(72)発明者 梶原 章弘

神奈川県川崎市中原区上小田中1015番地

富士通エーシーエス株式会社内

(72)発明者 北口 正朗

愛知県名古屋市中区錦1丁目19番24号 富

士通名古屋通信システム株式会社内

(74)代理人 弁理士 井桁 貞一

最終頁に続く

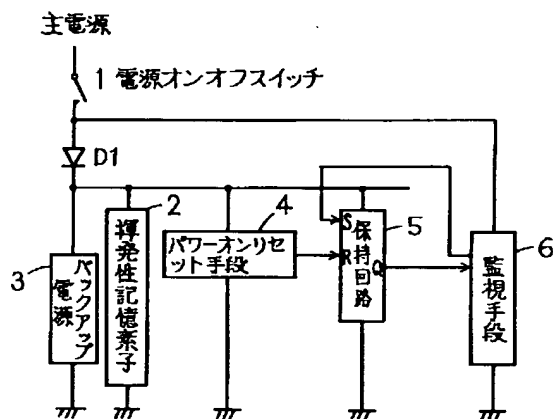
(54)【発明の名称】 バックアップ電源監視回路

(57)【要約】

【目的】 バックアップ電源監視回路に関し、電源オンオフスイッチをオフしてオンした時、バックアップ電源の正常異常を正確に判断出来るバックアップ電源監視回路の提供を目的とする。

【構成】 主電源とアース間に、電源オンオフスイッチ1、ダイオードD1、バックアップ電源3が直列に接続され、バックアップ電源3の一方の端子とアース間に、電源オン時リセット信号を保持回路5に出力するパワーオンリセット手段4と、セット信号が入力すると出力をリセット信号が入力する迄Hレベルに保持し、リセット信号が入力すると出力をセット信号が入力する迄Lレベルに保持する保持回路5とを接続し、電源オンオフスイッチ1とアース間に、保持回路5の出力を監視してバックアップ電源3の正常異常の状態を監視し、電源オンオフスイッチ1をオフとしオンとした時、保持回路5の出力がLレベルの時、保持回路5にセット信号を送る監視手段6を設けた構成とする。

本発明の原理ブロック図



【特許請求の範囲】

【請求項1】 主電源とアース間に、電源オンオフスイッチ(1)、揮発性記憶素子(2)のバックアップを行うバックアップ電源(3)より監視手段(6)向けの電流を阻止するダイオード(D1)、該バックアップ電源(3)が直列に接続され、該バックアップ電源(3)の一方の端子とアース間に、電源オン時リセット信号を保持回路(5)に出力するパワーオンリセット手段(4)と、セット信号が入力すると出力をリセット信号が入力する迄Hレベルに保持し、リセット信号が入力すると出力をセット信号が入力する迄Lレベルに保持する該保持回路(5)とを接続し、該電源オンオフスイッチ(1)とアース間に、該保持回路(5)の出力を監視して該バックアップ電源(3)の正常異常の状態を監視し、該電源オンオフスイッチ(1)をオフとしオンとした時、該保持回路(5)の出力がLレベルの時、該保持回路(5)にセット信号を送る該監視手段(6)を設けたことを特徴とするバックアップ電源監視回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、主電源断時、揮発性記憶素子のバックアップを行うバックアップ電源の正常異常を監視するバックアップ電源監視回路の改良に関する。

【0002】

【従来の技術】図3は従来例のバックアップ電源監視回路のブロック図である。図3では、+5Vの主電源とアース間に、電源オンオフスイッチ1、ダイオードD1、D2、主電源と同じ電圧+5Vのバックアップ電源3が直列に接続され、ダイオードD1、D2の接続点とアース間に、揮発性記憶素子2が接続され、電源オンオフスイッチ1とアース間に、バックアップ電源3の正常異常を監視するマイクロプロセッサ6'が接続されている。

【0003】ダイオードD1はバックアップ電源3よりマイクロプロセッサ6'に電流を供給しなくするもので、ダイオードD2はバックアップ電源3は通常乾電池であるので主電源にて充電されなくするものである。

【0004】バックアップ電源3は、電源オンオフスイッチ1のオフ等で+5Vの主電源が断となっても揮発性記憶素子2の記憶内容を正常に保つ為にバックアップするものであるが、電池の寿命等にて電圧が低下し異常になることもあり、主電源が断となった時、バックアップ電源3が異常であると、揮発性記憶素子2の記憶内容が破壊されるので、バックアップ電源3の正常、異常を監視する必要がある。

【0005】この為に図3では、電源オンオフスイッチ1をオンとし、正常に立ち上がった時点でマイクロプロセッサ6'は揮発性記憶素子2の一部の定められた領域に所定のデータを書き込んでおき、電源オンオフスイッチ1がオフとなり再度オンとなった時、マイクロプロセ

ッサ6'は上記の領域のデータを読み出し書き込んだデータと等しい時はバックアップ電源3は正常、異なる時は異常であると判断している。

【0006】

【発明が解決しようとする課題】しかしながら、揮発性記憶素子2の一部の定められた領域に書き込んだ所定のデータは、電源オンオフスイッチ1をオフ、オンし読出した時、バックアップ電源3が異常でも、必ず書き込んだデータと異なるとは限らない。

【0007】バックアップ電源3が異常で、一部の定められた領域のデータを読出した時書き込んだデータと一致しても、揮発性記憶素子2の全領域のデータの一部は必ず異常であるので、異常と判断せねばならないのに、読出したデータが書き込んだデータと一致すると正常と誤判断するので、バックアップ電源3の正常異常を正確に判断出来ない問題点がある。

【0008】本発明は、電源オンオフスイッチをオフしてオンした時、バックアップ電源の正常異常を正確に判断出来るバックアップ電源監視回路の提供を目的としている。

【0009】

【課題を解決するための手段】図1は本発明の原理ブロック図である。図1に示す如く、主電源とアース間に、電源オンオフスイッチ1、揮発性記憶素子2のバックアップを行うバックアップ電源3より監視手段6向けの電流を阻止するダイオードD1、該バックアップ電源3が直列に接続され、該バックアップ電源3の一方の端子とアース間に、電源オン時リセット信号を保持回路5に出力するパワーオンリセット手段4と、セット信号が入力すると出力をリセット信号が入力する迄Hレベルに保持し、リセット信号が入力すると出力をセット信号が入力する迄Lレベルに保持する該保持回路5とを接続し、該電源オンオフスイッチ1とアース間に、該保持回路5の出力を監視して該バックアップ電源3の正常異常の状態を監視し、該電源オンオフスイッチ1をオフとしオンとした時、該保持回路5の出力がLレベルの時、該保持回路5にセット信号を送る該監視手段6を設けた構成とする。

【0010】

【作用】本発明によれば、回路立ち上げ時、バックアップ電源3にてパワーオンリセット手段4に電力が供給されリセット信号を保持回路5に入力するので、保持回路5の出力はLレベルとなっている。

【0011】次に電源オンオフスイッチ1をオンとしても、パワーオンリセット手段4はその儘で保持回路5の出力はLレベルの儘である。監視手段6は保持回路5の出力のLレベルを認識し保持回路5にセット手段を入力するので、保持回路5の出力はHレベルとなる。

【0012】次に電源オンオフスイッチ1をオフにしオンとしても、バックアップ電源3が正常ならパワーオン

リセット手段4には新たに電力が供給されないのでリセット信号は出力せず、保持回路5の出力はHレベルの儘であり、監視手段6はバックアップ電源3が正常であることを認識する。

【0013】バックアップ電源3が異常になっていると、電源オンオフスイッチ1をオフ、オンした時、パワーオンリセット手段4にはオフ時電力が供給されず、オン時電力が供給されるので、リセット信号を保持回路5に出力し保持回路5の出力はLレベルとなるので、監視手段6はバックアップ電源3の異常を認識することが出

来る。
【0014】この場合は、バックアップ電源3の正常、異常を、監視手段6にて直接監視するのでバックアップ電源3の正常、異常を正確に判断出来る。

【0015】

【実施例】図2は本発明の実施例のバックアップ電源監視回路のブロック図である。図2で図3の従来例と異なる点は、ダイオードD1、D2の接続点とアース間に、パワーオンリセット手段4、保持回路のフリップフロップ5を設け、電源オンオフスイッチ1とアース間にバッファ7と監視手段のマイクロプロセッサ6を設けた点であるので、この異なる点を中心に以下説明する。

【0016】パワーオンリセット手段4は、ダイオードD1、D2の接続点の電圧VBB(+5V)を抵抗R1、R2にて分圧し比較器7に入力し、基準電圧Vrefと比較し、電圧VBBが断又は電圧低下にて5V以下になり分圧した電圧が基準電圧Vref以下になった時は比較器7はHレベルを出力し、電圧VBBが5Vとなり、分圧した電圧が基準電圧Vref以上になるとLレベルのリセット信号を出力するようになっている。

【0017】この場合の抵抗R2に並列に接続されているコンデンサCは、電圧VBBが0Vから+5Vに上昇する際に、比較器7に入力する電圧の立ち上がり、遅らせ、フリップフロップ5のリセット動作を確実に合わせるものである。

【0018】抵抗R1に並列に接続されているダイオードD3は、電圧VBBが0になった場合、コンデンサC、ダイオードD3、比較器6、フリップフロップ5等で、コンデンサCの放電を早くする為のものである。

【0019】フリップフロップ5は、セット端子SにLレベルの信号が入力すると、リセット端子RにLレベルの信号が入力する迄出力QをHレベル、リセット端子RにLレベルの信号が入力するとセット端子SにLレベルの信号が入力する迄出力QをLレベルとするものである。

【0020】バッファ7はオープンコレクタ型のトランジスタを使用し、主電源の+5V断時出力をオープンにし、電圧VBBに接続されている抵抗R2でプルアップし出力をHレベルに保ち、マイクロプロセッサ6よりLレベルのセット信号が入力すると出力をLレベルとする

ものである。

【0021】回路立ち上げ時、バックアップ電源3にてパワーオンリセット手段4に電力が供給され比較器7よりはリセット信号としてLレベルをフリップフロップ5のリセット端子Rに入力するのでフリップフロップ5はリセット状態となり出力QはLレベルとなっている。

【0022】次に電源オンオフスイッチ1をオンとしても、パワーオンリセット手段4何の変化もしないのでフリップフロップ5の出力はLレベルの儘である。マイクロプロセッサ6はフリップフロップ5の出力のLレベルを認識しLレベルのセット信号をバッファ7経由でフリップフロップ5のセット端子Sに入力しフリップフロップ5をセット状態にし出力QをHレベルとする。

【0023】次に電源オンオフスイッチ1をオフにしオンとしても、バックアップ電源3が正常ならパワーオンリセット手段4は何の変化もしないので比較器7の出力はLレベルの儘でフリップフロップ5の出力QはHレベルの儘でマイクロプロセッサ6はバックアップ電源3が正常であることを認識する。

【0024】バックアップ電源3が異常になっていると、電源オンオフスイッチ1をオフ、オンした時、パワーオンリセット手段4にはオフ時電力が供給されず、オン時電力が供給されるので、比較器7の出力の、マイクロプロセッサ5のリセット端子Rへの入力は一端HレベルになりLレベルになるのでフリップフロップ5はリセット状態となり、フリップフロップ5の出力はLレベルとなるので、マイクロプロセッサ6はバックアップ電源3の異常を認識することが出来る。

【0025】この場合は、バックアップ電源3の正常、異常を、マイクロプロセッサ6にて直接監視するのでバックアップ電源3の正常、異常を正確に判断出来る。

【0026】

【発明の効果】以上詳細に説明せる如く本発明によれば、バックアップ電源の正常、異常を、監視手段にて直接監視するので、バックアップ電源の正常、異常を正確に判断出来る効果がある。

【図面の簡単な説明】

【図1】は本発明の原理ブロック図、

【図2】は本発明の実施例のバックアップ電源監視回路のブロック図、

【図3】は従来例のバックアップ電源監視回路のブロック図である。

【符号の説明】

1は電源オンオフスイッチ、

2は揮発性記憶素子、

3はバックアップ電源、

4はパワーオンリセット手段、

5は保持回路、フリップフロップ、

6は監視手段、マイクロプロセッサ、

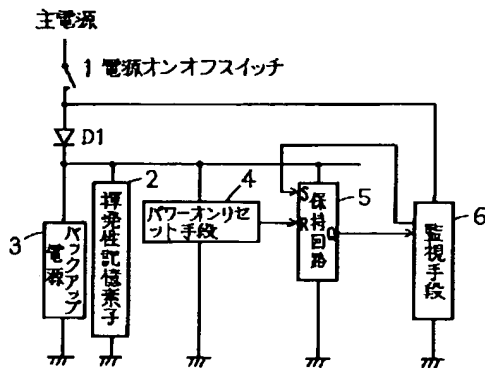
6'はマイクロプロセッサ、

7は比較器、
8はバッファ、
D1～D3はダイオード、

R1～R3は抵抗、
Cはコンデンサ、
Vrefは基準電圧を示す。

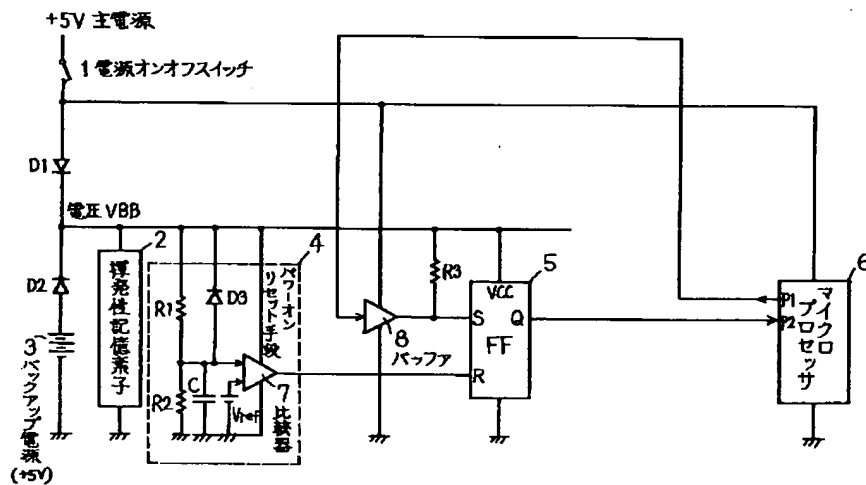
【図1】

本発明の原理ブロック図



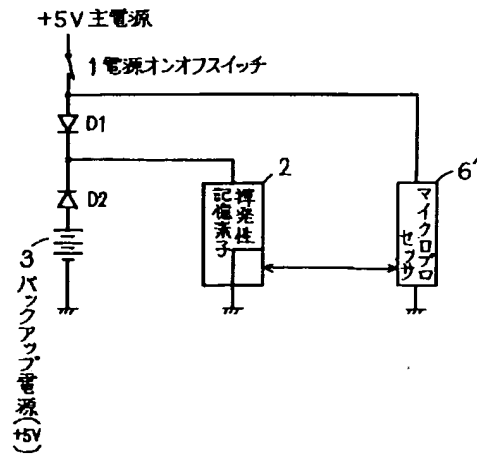
【図2】

本発明の実施例のバックアップ電源監視回路のブロック図



【図3】

従来例のバックアップ電源監視回路のブロック図



フロントページの続き

(72)発明者 柳原 隆洋
 愛知県名古屋市中区錦1丁目19番24号 富
 士通名古屋通信システム株式会社内